11주차 결과보고서

전공: 컴퓨터공학과 학년: 3학년 학번: 20211547 이름: 신지원

**1.**

**- NAND**

텍스트, 폰트, 스크린샷이(가) 표시된 사진

자동 생성된 설명

Nand 를 사용한 RS filp flop 을 구현하기 위하여 ~(~(s&clk) & nq) 와 ~(~(r&clk) & q) 로 표현하였다. r,s,clk(클락) 3개를 input 으로 입력받으며 output 은 q와 그의 보수 nq 이다. 그에 따른 결과는 서로가 보수 관계여야 한다.

Inv\_tb 파일에서 clk 을 어떻게 설정해주냐에 따라 simulation 의 모양이 바뀔 수 있다. Flipflop은 clk 의 값이 0에서 1로 상승할 때 output 이 반영되기 때문이다.

스크린샷, 디스플레이, 텍스트, 소프트웨어이(가) 표시된 사진

자동 생성된 설명

Clk 에 들어올 때마다 신호의 변화가 적용된다. S가 0이고, R이 0일 때는 q의 변화가 없으며 (0,1) 일 때 Reset 된다. (1,1) 일 때는 제외하기 때문에 고려하지 않고 봤을 때, q와 nq는 보수관계를 취한다. 정확한 상태는 아래의 상태 테이블을 따른다.

|  |  |  |  |
| --- | --- | --- | --- |
| S | R | Q\* | Comments |
| 0 | 0 | Q | No change |
| 0 | 1 | 0 | Reset |
| 1 | 0 | 1 | Set |
| 1 | 1 | - | Not allowed |

**- NOR**

텍스트, 폰트, 번호, 스크린샷이(가) 표시된 사진

자동 생성된 설명

Nor 를 사용한 rs filp flop 을 구현하기 위하여 ~( r&clk | nq) 와 ~( s&clk | q) 로 표현하였다. r,s,clk(클락) 3개를 input 으로 입력받으며 output 은 q와 그의 보수 nq 이다. 따라서 결과값둘은 서로가 보수 관계여야 한다.

Inv\_tb 파일에서 clk 을 어떻게 설정해주냐에 따라 simulation 의 모양이 바뀔 수 있다. Flipflop은 clk 의 값이 0에서 1로 상승할 때 output 이 반영되기 때문이다.

스크린샷, 소프트웨어, 멀티미디어 소프트웨어, 그래픽 소프트웨어이(가) 표시된 사진

자동 생성된 설명

q와 nq의 값이 보수임이 보인다. r와 s가 모두 1일 땐, not allowed 이기 때문에 값을 신경쓰지 않는다. Clk 에 1의 신호가 가해졌을 때만 output이 나타나는 것을 볼 수 있다. 아래는 Simulation에 따른 결과를 표로 나타내었다.

|  |  |  |  |
| --- | --- | --- | --- |
| S | R | Q\* | Comments |
| 0 | 0 | Q | No change |
| 0 | 1 | 0 | Reset |
| 1 | 0 | 1 | Set |
| 1 | 1 | - | Not allowed |

**2.**

텍스트, 스크린샷, 폰트, 디자인이(가) 표시된 사진

자동 생성된 설명

D 플립플롭은 2개의 and gate와 2개의 nor gate, 1개의 not gate 로 이루어진다. 따라서 ~(~(d&clk) & nq) 와 ~(~(~d&clk) & q) 의 코드를 구현하였다. 여기서 input 은 d와 clk 2개 뿐이다. output 은 q와 그의 보수 nq 이다. 따라서 결과값둘은 서로가 보수 관계여야 한다.

Inv\_tb 파일에서 clk 을 어떻게 설정해주냐에 따라 simulation 의 모양이 바뀔 수 있다. Flipflop은 clk 의 값이 0에서 1로 상승할 때 output 이 반영되기 때문이다.

스크린샷, 텍스트, 소프트웨어, 멀티미디어 소프트웨어이(가) 표시된 사진

자동 생성된 설명

Simulation 에서는 q와 nq의 값이 보수임이 보인다. 또한 output q의 값은 d의 값과 같다. Clk 에 1의 신호가 가해졌을 때만 output이 나타나는 것을 볼 수 있다. 아래는 Simulation에 따른 결과를 표로 나타내었다.

|  |  |  |
| --- | --- | --- |
| D | Q\* | Comment |
| 0 | 0 | Clear |
| 1 | 1 | Set |

**3.**

nand와 nor 로 구현된 RS flipflop 과 d flip flop 을 구현하였다. 시뮬레이션 결과와 이론값이 동일한 것을 확인하였고, 이를 FPGA에 프로그래밍 하면서 작성한 코드가 정상적으로 동작되는 것을 확인하였다.

**4.**

실습에서 다루지 않은 T flipflop의 상태표다. T flip flop은 input 을 t와 clk로 두 개다. Output 은 다른 flip flop과 마찬가지로 q, nq 두 가지를 갖는다. 마찬가지로 두 output은 보수 관계다.

|  |  |  |
| --- | --- | --- |
| T | Q\* | Comment |
| 0 | Q | No change |
| 1 | Q’ | Complement |

|  |  |  |
| --- | --- | --- |
| Q | Q\* | T |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |